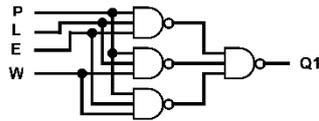


NB : J'ai compté juste pour celui qui a mis Q3=1 pour P=1, L=0, W=0 et E=0

Q2 a plusieurs écritures pour la forme simplifiée, j'ai compté juste lorsqu'elle est correcte

$$3) Q1 = PLE + PLW + PWE = \overline{\overline{PLE + PLW + PWE}} = \overline{PLE \cdot PLW \cdot PWE}$$



Exercice 2

Soit la fonction $H = \overline{A}B + AC + AB\overline{C}$

1) Réaliser la fonction H à l'aide d'un multiplexeur 8 vers 1.

L'équation logique d'un multiplexeur 2 vers 1 s'écrit sous forme :

$$S = \overline{A}E_0 + AE_1$$

L'équation logique d'un multiplexeur 4 vers 1 s'écrit sous forme :

$$S = \overline{A_1}\overline{A_0}E_0 + \overline{A_1}A_0E_1 + A_1\overline{A_0}E_2 + A_1A_0E_3$$

2) Montrer algébriquement qu'un multiplexeur 4 vers 1 est composé de 3 multiplexeurs 2 vers 1.

3) En suivant la même logique montrer qu'il est possible de réaliser un multiplexeur 8 vers 1 en utilisant uniquement des multiplexeurs 2 vers 1.

4) Remplacer le multiplexeur de la question 1 avec des multiplexeurs 2 vers 1 et simplifier les multiplexeurs inutiles.

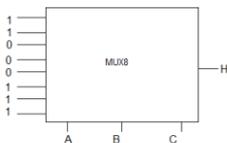
Solution :

$$1) H = \overline{A}B + AC + AB\overline{C} = \overline{A}B(\overline{C} + C) + AC(\overline{B} + B) + AB\overline{C} = \overline{A}B\overline{C} + \overline{A}BC + A\overline{B}C + ABC + AB\overline{C}$$

La sortie d'un multiplexeur 8 vers 1 s'écrit sous forme

$$S = \overline{A_2}\overline{A_1}\overline{A_0}E_0 + \overline{A_2}\overline{A_1}A_0E_1 + \overline{A_2}A_1\overline{A_0}E_2 + \overline{A_2}A_1A_0E_3 + A_2\overline{A_1}\overline{A_0}E_4 + A_2\overline{A_1}A_0E_5 + A_2A_1\overline{A_0}E_6 + A_2A_1A_0E_7$$

Si on remplace A_2 par A, A_1 par B et A_0 par C on doit prendre $E_0=1, E_1=1, E_2=0, E_3=0, E_4=0, E_5=1, E_6=1$ et $E_7=1$,



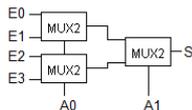
2) La sortie d'un multiplexeur 8 vers 1 s'écrit sous forme

$$S = \overline{A_1}\overline{A_0}E_0 + \overline{A_1}A_0E_1 + A_1\overline{A_0}E_2 + A_1A_0E_3$$

$$S = \overline{A_1}(\overline{A_0}E_0 + A_0E_1) + A_1(\overline{A_0}E_2 + A_0E_3)$$

Si on pose $S_0 = \overline{A_0}E_0 + A_0E_1$ et $S_1 = \overline{A_0}E_2 + A_0E_3$

on obtient $S = \overline{A_1}S_0 + A_1S_1$ ceci correspond au logigramme suivant:



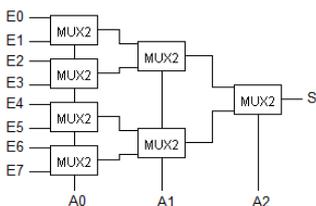
3) La sortie d'un multiplexeur 8 vers 1 s'écrit sous forme

$$S = \overline{A_2}\overline{A_1}\overline{A_0}E_0 + \overline{A_2}\overline{A_1}A_0E_1 + \overline{A_2}A_1\overline{A_0}E_2 + \overline{A_2}A_1A_0E_3 + A_2\overline{A_1}\overline{A_0}E_4 + A_2\overline{A_1}A_0E_5 + A_2A_1\overline{A_0}E_6 + A_2A_1A_0E_7$$

$$S = \overline{A_2}(\overline{A_1}\overline{A_0}E_0 + \overline{A_1}A_0E_1 + A_1\overline{A_0}E_2 + A_1A_0E_3) + A_2(\overline{A_1}\overline{A_0}E_4 + \overline{A_1}A_0E_5 + A_1\overline{A_0}E_6 + A_1A_0E_7)$$

Si on pose $Y_0 = \overline{A_1}\overline{A_0}E_0 + \overline{A_1}A_0E_1 + A_1\overline{A_0}E_2 + A_1A_0E_3$ et $Y_1 = \overline{A_1}\overline{A_0}E_4 + \overline{A_1}A_0E_5 + A_1\overline{A_0}E_6 + A_1A_0E_7$

on obtient $S = \overline{A_2}Y_0 + A_2Y_1$ ceci correspond au logigramme suivant:



4)

